



**PATENT APPLICATION**

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In the Application of

Takayuki YAMADA et al.

Group Art Unit: 1756

Application No.: 11/314,359

Filed: December 22, 2005

Docket No.: 126417

For: LAMINATED STRUCTURE, DONOR SUBSTRATE, AND METHOD FOR  
FABRICATING LAMINATED STRUCTURE

**CLAIM FOR PRIORITY**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Application No. 2005-169529, Filed June 9, 2005

In support of this claim, a certified copy of said original foreign application:

☒ is filed herewith.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of this document.

Respectfully submitted,

James A. Oliff  
Registration No. 27,075

Linda M. Satiel  
Registration No. 51,122

JAO:LMS/jtp

Date: April 18, 2006

**OLIFF & BERRIDGE, PLC**  
**P.O. Box 19928**  
**Alexandria, Virginia 22320**  
**Telephone: (703) 836-6400**

**DEPOSIT ACCOUNT USE  
AUTHORIZATION**  
Please grant any extension  
necessary for entry;  
Charge any fee due to our  
Deposit Account No. 15-0461

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2005年 6月 9日

出 願 番 号  
Application Number: 特願2005-169529

パリ条約による外国への出願  
に用いる優先権の主張の基礎  
となる出願の国コードと出願  
番号

country code and number  
of your priority application,  
as used for filing abroad  
under the Paris Convention, is

J P 2005-169529

願 人  
Applicant(s): 富士ゼロックス株式会社

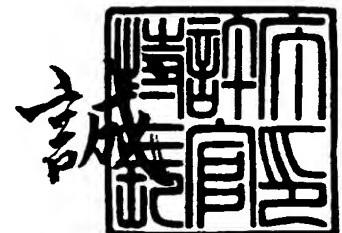
BEST AVAILABLE COPY

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2006年 3月20日

特許庁長官  
Commissioner,  
Japan Patent Office

中 嶋



【書類名】 特許願  
【整理番号】 FE05-03311  
【提出日】 平成17年 6月 9日  
【あて先】 特許庁長官殿  
【国際特許分類】 B32B 31/02  
【発明者】  
    【住所又は居所】 神奈川県海老名市本郷 2 2 7 4 番地 富士ゼロックス株式会社内  
    【氏名】 山田 高幸  
【発明者】  
    【住所又は居所】 神奈川県海老名市本郷 2 2 7 4 番地 富士ゼロックス株式会社内  
    【氏名】 田畑 和章  
【特許出願人】  
    【識別番号】 000005496  
    【氏名又は名称】 富士ゼロックス株式会社  
【代理人】  
    【識別番号】 100071526  
    【弁理士】  
    【氏名又は名称】 平田 忠雄  
【国等の委託研究の成果に係る記載事項】 国等の委託研究の成果に係る特許出願（平成  
1 3 年度新エネルギー・産業技術総合開発機構「基盤技術研究促  
進事業（民間基盤技術研究支援制度）常温接合を用いた3次元ナ  
ノ構造・システム形成技術の研究開発」委託研究、産業活力再生  
特別措置法第30条の適用を受けるもの）  
【手数料の表示】  
    【予納台帳番号】 038070  
    【納付金額】 16,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1  
    【包括委任状番号】 9507099

**【書類名】 特許請求の範囲****【請求項 1】**

所定の硬度を有する第 1 の導電膜と、前記所定の硬度よりも低い硬度を有する第 2 の導電膜とを交互に積層してなることを特徴とする積層構造体。

**【請求項 2】**

前記第 1 の導電膜の厚さは、前記第 2 の導電膜の厚さよりも厚いことを特徴とする請求項 1 に記載の積層構造体。

**【請求項 3】**

前記第 2 の導電膜は、前記第 1 の導電膜の膜厚の最大値と最小値の差厚よりも大なる膜厚を有することを特徴とする請求項 1 に記載の積層構造体。

**【請求項 4】**

前記第 1 の導電膜の表面粗さは、R a 値で 2 0 n m 以下であることを特徴とする請求項 1 に記載の積層構造体。

**【請求項 5】**

前記第 1 の導電膜は、ニッケル、ニッケル合金、銅または銅合金からなり、  
前記第 2 の電鍍膜は、金からなることを特徴とする請求項 1 に記載の積層構造体。

**【請求項 6】**

相接する前記第 1 および第 2 の導電膜を 1 つの導電膜パターンとし、前記導電膜パターン間に第 3 の導電膜を有することを特徴とする請求項 1 に記載の積層構造体。

**【請求項 7】**

基板と、  
前記基板上に形成された所定の硬度を有する複数の第 1 の導電膜と、  
前記複数の第 1 の導電膜上に形成され、前記所定の硬度よりも低い硬度を有する複数の第 2 の導電膜とを備えたことを特徴とするドナー基板。

**【請求項 8】**

前記基板は、金属からなることを特徴とする請求項 7 に記載のドナー基板。

**【請求項 9】**

前記基板は、表面粗さが R a 値で 1 0 n m 以下であることを特徴とする請求項 8 に記載のドナー基板。

**【請求項 1 0】**

前記基板は、非金属からなり、  
前記第 1 の導電膜と前記基板との間に第 3 の導電膜を有することを特徴とする請求項 7 に記載のドナー基板。

**【請求項 1 1】**

導電性を有する第 1 の基板を準備する第 1 の工程と、  
前記第 1 の基板上に電鍍により所定の硬度を有する第 1 の導電膜を形成し、前記第 1 の導電膜上に電鍍により前記所定の硬度よりも低い硬度を有する第 2 の導電膜を形成する第 2 の工程と、  
前記第 1 および第 2 の導電膜を所定のパターンにパターンニングして複数の導電膜パターンを形成する第 3 の工程と、  
前記第 1 の基板と前記第 2 の基板との圧接、離間を繰り返すことにより、前記第 1 の基板上の前記複数の導電膜パターンを前記第 2 の基板上に順次転写する第 4 の工程とを含むことを特徴とする積層構造体の製造方法。

**【請求項 1 2】**

前記第 1 の工程は、前記第 1 の基板として金属基板を用いることを特徴とする請求項 1 に記載の積層構造体の製造方法。

**【請求項 1 3】**

前記第 1 の工程は、前記金属基板の表面を研磨する研磨工程を含むことを特徴とする請求項 1 2 に記載の積層構造体の製造方法。

**【請求項 1 4】**

前記研磨工程は、前記金属基板の表面を研磨により R a 値で 1 0 n m 以下にすることを特徴とする請求項 1 3 に記載の積層構造体の製造方法。

【請求項 1 5】

前記第 4 の工程は、前記第 1 の基板と前記第 2 の基板とを圧接する際、前記導電膜パターンに生じる応力が、前記第 2 の導電膜の降伏応力以上で、かつ前記第 1 の導電膜の降伏応力以下であることを特徴とする請求項 1 1 に記載の積層構造体の製造方法。

【請求項 1 6】

前記第 1 の工程は、前記第 1 の基板として非金属基板上に第 3 の導電膜を形成したものをを用いることを特徴とする請求項 1 1 に記載の積層構造体の製造方法。

**【書類名】明細書****【発明の名称】積層構造体、ドナー基板、および積層構造体の製造方法****【技術分野】****【0001】**

本発明は、電鍍パターンを積層して得られる微小光学部品や微小機械部品や微小流路部品、あるいは、これらを形成する金型などの積層構造体、ドナー基板、および積層構造体の製造方法に関する。

**【背景技術】****【0002】**

積層造形方法は、コンピュータで設計された複雑な形状の3次元物体を短納期で形成する方法として近年急速に普及している。積層造形方法で作製された3次元物体は、種々の装置の部品モデル（プロトタイプ）として、部品の動作や形状の良否を調べるために利用される。この方法が適用される部品のサイズは、数cm以上の比較的大きな部品が多かったが、精密に加工して形成される微小光学部品や微小機械部品などの微小構造体の製造にも、この方法を適用したいという要求がある。

**【0003】**

微小構造体の製造方法として、例えば、Siウェハ基板にポリイミドや熱酸化膜による離型層、及び導電層を順次形成し、この導電層上に断面パターンの反転パターンであるレジストパターン層を形成し、このレジストパターン層の空間内に、メッキにより断面パターン部材を形成し、更にレジストパターン層を除去してドナー基板を作製し、ドナー基板に、ターゲット基板を対向配置し、このターゲット基板を断面パターン部材に位置合わせして圧接した後、離間を行う処理を繰り返して、断面パターン部材をターゲット基板に転写ならびに積層して積層構造体を製造する方法が知られている（例えば、特許文献1参照。）。

**【特許文献1】** 特開2004-358602号公報（[0027]～[0035]、図1～図6）

**【発明の開示】****【発明が解決しようとする課題】****【0004】**

しかし、従来の積層構造体の製造方法によると、ドナー基板を電鍍プロセスにより作製しようとする、膜厚プロファイルが悪いという電鍍に固有の問題がある。膜厚プロファイルは、電鍍表面に傾斜が生じる、レジスト近傍の膜厚が厚くなる、電鍍表面がドーム状になる、レジストの間隔に疎密があると膜厚に差異が生じる、等の現象として現れる。このため、積層構造体を精度良く、また歩留まり良く作製することができない。

**【0005】**

従って、本発明の目的は、電鍍によって形成された導電膜の膜厚に差が生じて、積層構造体を精度良く、また、歩留まり良く作製することができる積層構造体、ドナー基板、および積層構造体の製造方法を提供することにある。

**【課題を解決するための手段】****【0006】**

本発明の第1の態様は、上記目的を達成するため、所定の硬度を有する第1の導電膜と、前記所定の硬度よりも低い硬度を有する第2の導電膜とを交互に積層してなることを特徴とする積層構造体を提供する。

**【0007】**

上記第1の態様によれば、第1の導電膜の膜厚に差が生じて、その上に第2の導電膜を形成することにより、第1および第2の導電膜からなる導電膜パターンの表面が平坦化して導電膜パターンの膜厚が均一化され、膜厚プロファイルを良好にすることができる。

**【0008】**

前記第1の導電膜の厚さは、前記第2の導電膜の厚さよりも厚い構成としてもよい。硬度の高い方の第1の導電膜を主体として積層構造体を構成することができ、全体として変

形し難いものとすることができる。

【0009】

前記第2の導電膜は、前記第1の導電膜の膜厚の最大値と最小値の差厚よりも大なる膜厚を有することが好ましい。これにより、第2の導電膜が塑性変形したとき、電膜パターンの表面が平坦化して導電膜パターンの膜厚が均一化される。

【0010】

前記第1の導電膜の表面粗さは、Ra値で20nm以下であることが好ましい。第1の導電膜と第2の導電膜とが強固に密着される。

【0011】

前記第1の導電膜は、ニッケル、ニッケル合金、銅または銅合金からなり、前記第2の電鍍膜は、金からなるものとしてもよい。

【0012】

相接する前記第1および第2の導電膜を1つの導電膜パターンとし、前記導電膜パターン間に第3の導電膜を有する構成としてもよい。

【0013】

本発明の第2の形態は、上記目的を達成するため、基板と、前記基板上に形成された所定の硬度を有する複数の第1の導電膜と、前記複数の第1の導電膜上に形成され、前記所定の硬度よりも低い硬度を有する複数の第2の導電膜とを備えたことを特徴とするドナー基板を提供する。

【0014】

上記第2の形態によれば、第1の導電膜の膜厚に差が生じても、その上に第2の導電膜を形成することにより、第1および第2の導電膜からなる導電膜パターンの表面が平坦化して導電膜パターンの膜厚が均一化され、膜厚プロファイルを良好にすることができる。

【0015】

前記基板は、金属からなるものを用いてもよい。金属からなる基板を用いることにより、第1および第2の導電膜を電鍍により形成することができる。

【0016】

前記基板は、表面粗さがRa値で10nm以下とするのが好ましい。基板の表面粗さをRa値で10nm以下とすることにより、離型層を省略することができる。

【0017】

前記基板は、非金属からなり、前記第1の導電膜と前記基板との間に第3の導電膜を有するものでもよい。

【0018】

本発明の第3の形態は、上記目的を達成するため、導電性を有する第1の基板を準備する第1の工程と、前記第1の基板上に電鍍により所定の硬度を有する第1の導電膜を形成し、前記第1の導電膜上に電鍍により前記所定の硬度よりも低い硬度を有する第2の導電膜を形成する第2の工程と、前記第1および第2の導電膜を所定のパターンにパターンニングして複数の導電膜パターンを形成する第3の工程と、前記第1の基板と前記第2の基板との圧接、離間を繰り返すことにより、前記第1の基板上の前記複数の導電膜パターンを前記第2の基板上に順次転写する第4の工程とを含むことを特徴とする積層構造体の製造方法を提供する。

【0019】

上記第3の形態によれば、第1の基板上に第1の導電膜の形状と相補関係にあるレジスト膜を形成し、レジスト膜間に第1の導電膜を電鍍により形成した場合、第1の導電膜の表面は、傾斜したり、凹状やドーム状になったり、レジスト膜の間隔に疎密があるために膜厚に差異が生じたりするが、第1の導電膜の表面に第2の導電膜を形成することにより、第2の導電膜が塑性変形しやすいので第4の工程で圧接すると導電膜パターンの膜厚均一性が得られることになる。

【0020】

前記第1の工程は、前記第1の基板として金属基板を用いてもよい。金属基板上に直接

電鍍により第1および第2の導電膜を形成することができる。

#### 【0021】

前記第1の工程は、前記金属基板の表面を研磨する研磨工程を含む構成としてもよい。この場合、前記研磨工程は、前記金属基板の表面を研磨によりRa値で10nm以下にするのが好ましい。金属基板の表面粗さを小さくすることにより、金属基板の表面に離型層を形成しなくても導電膜パターンを第1の基板から第2の基板側へ転写することができる。

#### 【0022】

前記第4の工程は、前記第1の基板と前記第2の基板とを圧接する際、前記導電膜パターンに生じる応力が、前記第2の導電膜の降伏応力以上で、かつ前記第1の導電膜の降伏応力以下となるようにしてもよい。第1の基板と第2の基板とを圧接したとき、第2の導電膜が塑性変形し、導電膜パターンの均一な膜厚が得られる。

#### 【0023】

前記第1の工程は、前記第1の基板として非金属基板上に第3の導電膜を形成したものをを用いてもよい。非金属基板上に形成した第3の導電膜により第1および第2の導電膜を電鍍により形成することができる。

#### 【発明の効果】

#### 【0024】

本発明によれば、電鍍によって形成された導電膜の膜厚に差が生じて、積層構造体を精度良く、また、歩留まり良く作製することができる。

#### 【発明を実施するための最良の形態】

#### 【0025】

##### 〔第1の実施の形態〕

本発明の第1の実施の形態に係る電鍍積層構造体の製造方法をドナー基板の作製と導電膜パターンの転写に分けて説明する。

#### 【0026】

##### (1) ドナー基板の作製

図1(a)～(f)は、第1の実施の形態に係るドナー基板の作製工程を示す。まず、ステンレス等の鉄系の金属、または銅等の非鉄系の金属からなる第1の基板としての金属基板1を用意する。金属基板1の板厚は、0.1～5mm、望ましくは0.5～1mmのものをを用いる。

#### 【0027】

次に、金属基板1の表面1aを鏡面研磨する。この研磨は、電解研磨、遊離砥粒による機械研磨等を用いて、粗研磨から仕上げ研磨までを複数のステップで行う。最終的に、表面粗さ(算術平均粗さRa)を10nm以下にするが、望ましくは5nm以下にする。表面粗さが小さいほど、パターン形成後の密着力が低くなり、後の接合転写の歩留まりが向上するからである。しかし、小さすぎると、電鍍の成長中や成長後の洗浄、レジスト剥離工程で、予期せぬ膜の脱離が発生することがある。従って、表面粗さは、3～5nm程度が望ましい。

#### 【0028】

表面粗さの計測は、原子間力顕微鏡(AFM: Atomic Force Microscope)、白色干渉計、触針式表面プロファイラ等を使用することができる。

#### 【0029】

次に、図1(a)に示すように、金属基板1の鏡面研磨された表面1aに、例えば30μmの厚みに厚膜レジストを塗布してレジスト膜4を形成する。

#### 【0030】

次に、図1(b)に示すように、所定のパターンを有するフォトマスク5をレジスト膜4上に設置する。次に、図1(c)に示すように、図示しない露光手段によりフォトマスク5の開口部を通してレジスト膜4を露光する。これにより、目的の構造体の断面パターンに対応してポジネガ反転によるレジストパターンが形成される。



**【0031】**

次に、図1(c)に示す状態の金属基板1をめっき浴に浸し、図1(d)に示すように、電解めっきにより、ニッケルによる第1の導電膜としての第1の電鍍膜2を、例えば $25\mu\text{m}$ の厚みに成長させる。このとき、断面パターンの場所や形状によって、膜厚に $24\sim 26\mu\text{m}$ 程度のばらつきを生じることがある。例えば、図1(d)に示すように、傾斜が生じた電鍍表面2a、レジスト膜4の近傍の膜厚が厚くなって凹状となった電鍍表面2b、ドーム状になった電鍍表面2c、レジスト膜4の間隔に疎密があるために膜厚に差異が生じた電鍍表面2d、2eなどが現れる。なお、第1の電鍍膜2のニッケルに代えて、ニッケル合金、銅、銅合金等を用いることもできる。

**【0032】**

次に、図1(e)に示すように、別のめっき浴に移して電解めっきを行ったり、スパッタリングや抵抗加熱蒸着法などの真空蒸着法により、金等の軟質膜による第2の導電膜としての第2の電鍍膜3を成長させる。第2の電鍍膜3は、第1の電鍍膜2よりも硬度が低く、薄い膜厚を有する。電鍍膜2を電解めっきにより形成する場合は、レジスト膜の高さを超えない範囲で行う。また真空蒸着法により形成する場合は、この第2の電鍍膜3は、第1の電鍍膜2の表面だけでなく、レジスト膜4の表面にも形成してもよい。レジスト膜4上の第2の電鍍膜3は、レジスト膜4を剥離したとき、レジスト膜4と共に除去されるので金属基板1側に残留することはない。

**【0033】**

第2の電鍍膜3の膜厚は、第1の電鍍膜2の膜厚分布を考慮して決定される。すなわち、第1の電鍍膜2の膜厚の最大値と最小値の差 $\Delta t_1$ 、 $\Delta t_2$ 、 $\Delta t_3$ よりも第2の電鍍膜3の膜厚が大きくなるようにする。例えば、 $\Delta t_1$ 、 $\Delta t_2$ 、 $\Delta t_3$ のうち $\Delta t_1$ が最も大きい値のときは $\Delta t_1$ よりも第2の電鍍膜3の膜厚を厚くする。本実施の形態では、第2の電鍍膜3は、 $2\mu\text{m}$ に成膜している。

**【0034】**

次に、レジスト膜4を剥離液で除去することにより、図1(f)に示すように、第1の電鍍膜2と第2の電鍍膜3からなる複数の導電膜パターン11A~11Eを有したドナー基板10Aが完成する。

**【0035】****(2) 導電膜パターンの転写**

図2(a)~(f)は、導電膜パターンの転写工程を示す。この電鍍積層構造体は、図1の方法により作製したドナー基板10A上の5つの導電膜パターン11A~11Eを第2の基板としてのターゲット基板20の表面に順次転写して、積層することにより作製される。

**【0036】**

まず、下部ステージ及び上部ステージ(いずれも図示せず)を内蔵している真空槽(図示せず)の上部ステージにターゲット基板20をセットし、下部ステージ上にドナー基板10Aをセットする。ここで、ドナー基板10A及びターゲット基板20の表面にFAB(Fast Atom Beam)等を照射し、両者の表面を清浄化する。

**【0037】**

次に、真空槽内を排気し、高真空状態あるいは超真空状態にする。この状態を維持したまま、下部ステージと上部ステージを相対的に移動させ、図2(a)に示すように、ターゲット基板20をドナー基板10Aの1層目の導電膜パターン11A上に位置させる。この状態のまま、上部ステージを降下させると、図2(b)に示すように、ターゲット基板20の下面が導電膜パターン11Aの上面に接触する。このとき、上部ステージは、所定の荷重を所定の時間にわたって下方に付与している。

**【0038】**

上部ステージによる荷重(圧接応力)は、第2の電鍍膜2の降伏応力以上、第1の電鍍膜3の降伏応力以下にする。これにより、図1(f)に示すように、第1の電鍍膜2の上面が平坦でない場合でも、軟らかい第2の電鍍膜3が押圧されて第2の電鍍膜3の表面は

金属基板 1 に平行になると共に、ターゲット基板 20 の下面に常温接合される。

#### 【0039】

次に、上部ステージを上昇させると、図 2 (c) に示すように、1 層目の導電膜パターン 11A は金属基板 1 から剥離し、ターゲット基板 20 に転写する。このとき、金属基板 1 の表面 1a は、鏡面研磨されているので、導電膜パターン 11A は容易に金属基板 1 から剥離する。

#### 【0040】

次に、上部ステージを 2 層目の導電膜パターン 11B の上方へ相対的に移動させ、図 2 (d) に示すように、ターゲット基板 20 上の導電膜パターン 11A と導電膜パターン 11B を対向させる。この状態のまま、上部ステージを下降させると、図 2 (e) に示すように、導電膜パターン 11A が導電膜パターン 11B に接触する。この状態で、図 2 (b) の工程と同様に、所定の荷重を導電膜パターン 11B に所定の時間付与する。

#### 【0041】

次に、上部ステージを上昇させると、図 2 (f) に示すように、2 層目の導電膜パターン 11B は金属基板 1 から剥離し、1 層目の導電膜パターン 11A の下面に転写し、1 層目の導電膜パターン 11A と 2 層目の導電膜パターン 11B が積層される。以後、同様にして 3 層目以降の導電膜パターン 11C ~ 11E を 2 層目の導電膜パターン 11B 側に転写して積層することにより、ターゲット基板 20 上に電鍍積層構造体が形成される。

#### 【0042】

図 3 は、そのターゲット基板 20 上に形成された電鍍積層構造体を示す。この後、ターゲット基板 20 上に転写された電鍍積層構造体 30A を上部ステージから取り外し、ターゲット基板 20 を除去すると、電鍍積層構造体 30A が得られる。

#### 【0043】

(第 1 の実施の形態の効果)

この第 1 の実施の形態によれば、下記の効果を奏する。

(イ) 導電膜パターン 11 は、構造体を主に形成する硬度の高いニッケルによる第 1 の電鍍膜 2 と、第 1 の電鍍膜 2 よりも硬度の低い金による第 2 の電鍍膜 3 とによる 2 層構造であるため、第 1 の電鍍膜 2 の膜厚に差が生じてても、積層構造体を精度良く、また、歩留まり良く作製することができる。

(ロ) 転写時の上部ステージおよび下部ステージにより導電膜パターン 11 に発生する圧応力は、第 2 の金属膜 3 の降伏応力以上で、かつ第 1 の金属膜 2 の降伏応力以下にすることにより、導電膜パターン 11 の膜厚が均一化され、高精度な電鍍積層相構造体を得ることができる。

(ハ) 金属基板 1 の表面粗さを Ra 値で 10 nm 以下とすることにより、金属基板 1 から導電膜パターン 11 を容易に剥離し、ターゲット基板 20 へ転写することができる。

#### 【0044】

[第 2 の実施の形態]

本発明の第 2 の実施の形態に係る電鍍積層構造体の製造方法をドナー基板の作製と導電膜パターンの転写に分けて説明する。

#### 【0045】

(1) ドナー基板の作製

図 4 (a) ~ (f) は、第 2 の実施の形態に係るドナー基板の作製工程を示す。まず、図 4 (a) に示すように、Siウエハ基板 101 上に、離型層 102 を形成し、この上に導電層 103 を形成し、その上に、例えば 30  $\mu$ m の厚みに厚膜レジストを塗布してレジスト膜 4 を形成する。

#### 【0046】

次に、図 4 (b) に示すように、所定のパターンを有するフォトマスク 5 をレジスト膜 4 上に設置する。次に、図 4 (c) に示すように、図示しない露光手段によりフォトマスク 5 の開口部を通してレジスト膜 4 を露光する。これにより、目的の構造体の断面パターンに対応してポジネガ反転によるレジストパターンが形成される。

## 【0047】

次に、図4(c)に示す状態のSiウェハ基板101をめっき浴に浸し、図4(d)に示すように、電解めっきにより、ニッケルによる第1の電鍍膜2を、例えば25 $\mu$ mの厚みに成長させる。このとき、断面パターンの場所や形状によって、膜厚に24~26 $\mu$ m程度のばらつきを生じることがある。例えば、図4(d)に示すように、傾斜が生じた電鍍表面2a、レジスト膜4の近傍の膜厚が厚くなって凹状となった電鍍表面2b、ドーム状になった電鍍表面2c、レジスト膜4の間隔に疎密があるために膜厚に差異が生じた電鍍表面2d、2eなどが現れる。なお、第1の電鍍膜2のニッケルに代えて、ニッケル合金、銅、銅合金等を用いることもできる。

## 【0048】

次に、図4(e)に示すように、スパッタリングや抵抗加熱蒸着法などの真空蒸着法により、第1の実施の形態と同様に金による第2の電鍍膜3を成長させる。

## 【0049】

次に、レジスト膜4を剥離液で除去し、第1および第2の電鍍膜2、3をマスクにして導電層103をエッチングする。これにより、図4(f)に示すように、第1の電鍍膜2、第2の電鍍膜3および導電層103からなる複数の導電膜パターン110A~110Eを有したドナー基板10Bが完成する。

## 【0050】

## (2) 導電膜パターンの転写

次に、第1の実施の形態と同様に、ドナー基板10B上の5つの導電膜パターン110A~110Eをターゲット基板20の表面に順次転写して、積層することにより電鍍積層構造体が作製される。

## 【0051】

図5は、そのターゲット基板20上に形成された電鍍積層構造体を示す。この後、ターゲット基板20上に転写された電鍍積層構造体30Bを上部ステージから取り外し、ターゲット基板20を除去すると、電鍍積層構造体30Bが得られる。

## 【0052】

## (第2の実施の形態の効果)

この第2の実施の形態によれば、導電膜パターン110は、構造体を主に形成する硬度の高いニッケルによる第1の電鍍膜2と、第1の電鍍膜2よりも硬度の低い金による第2の電鍍膜3と、導電層103とからなる3層構造であるため、第1の電鍍膜2の膜厚に差が生じていても、積層構造体を精度良く、また、歩留まり良く作製することができる。

## 【0053】

## [他の実施の形態]

なお、本発明は、上記各実施の形態に限定されず、本発明の要旨を逸脱あるいは変更しない範囲内で種々な変形が可能である。

## 【図面の簡単な説明】

## 【0054】

【図1】(a)~(f)は、本発明の第1の実施の形態に係るドナー基板の作製工程を示す断面図である。

【図2】(a)~(f)は、本発明の第1の実施の形態に係る導電膜パターンの積層工程を示す断面図である。

【図3】本発明の第1の実施の形態に係る電鍍積層構造体の断面図である。

【図4】(a)~(f)は、本発明の第2の実施の形態に係るドナー基板の作製工程を示す断面図である。

【図5】本発明の第2の実施の形態に係る電鍍積層構造体の断面図である。

## 【符号の説明】

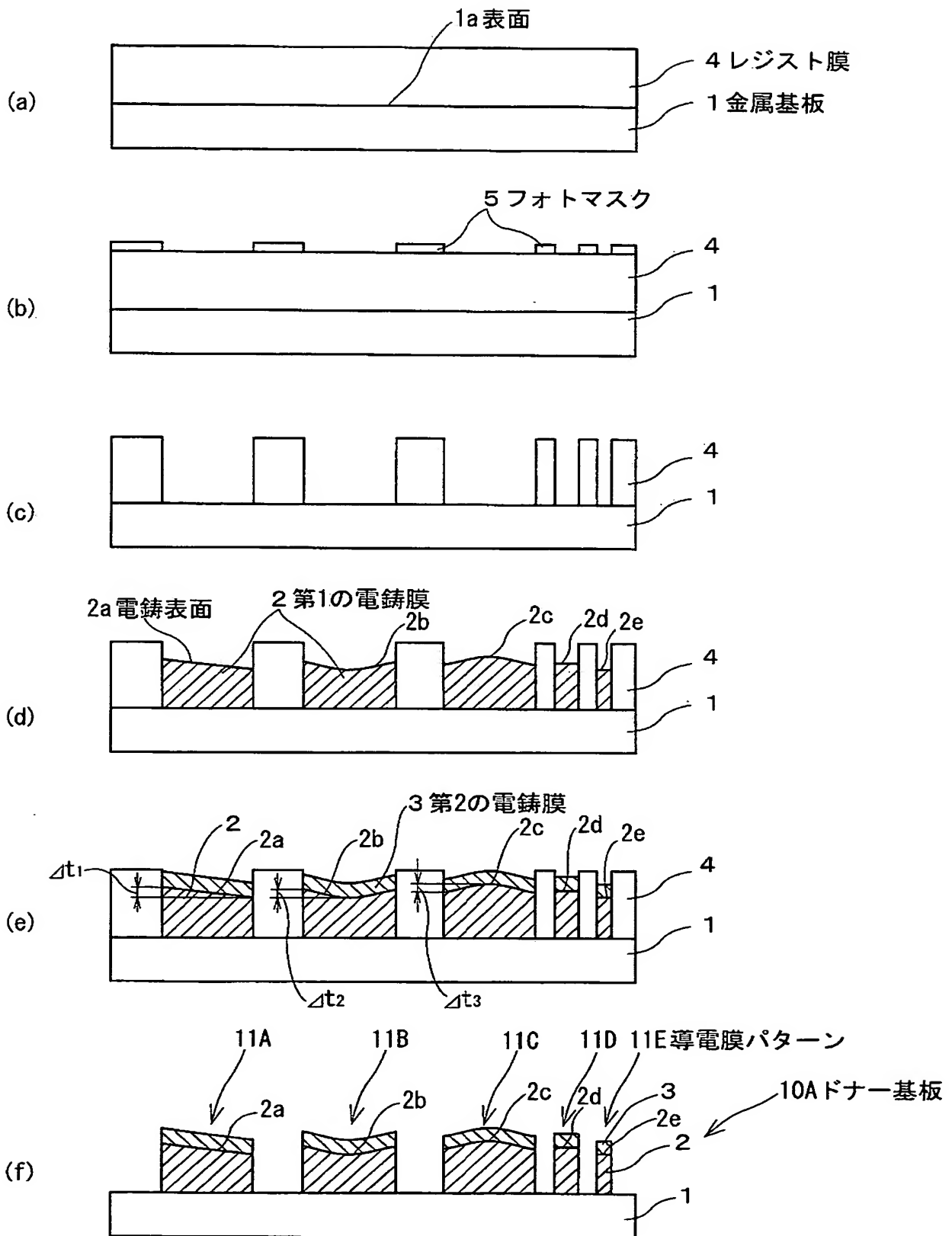
## 【0055】

- 1 金属基板
- 2 第1の電鍍膜

2 a ~ 2 e 電鍍表面  
3 第 2 の電鍍膜  
4 レジスト膜  
5 フォトマスク  
1 0 A, 1 0 B ドナー基板  
1 1 A ~ 1 1 E 導電膜パターン  
2 0 ターゲット基板  
3 0 A, 3 0 B 電鍍積層構造体  
1 0 1 S i ウェア基板  
1 0 2 離型層  
1 0 3 導電層  
1 1 0 A ~ 1 1 0 E 導電膜パターン

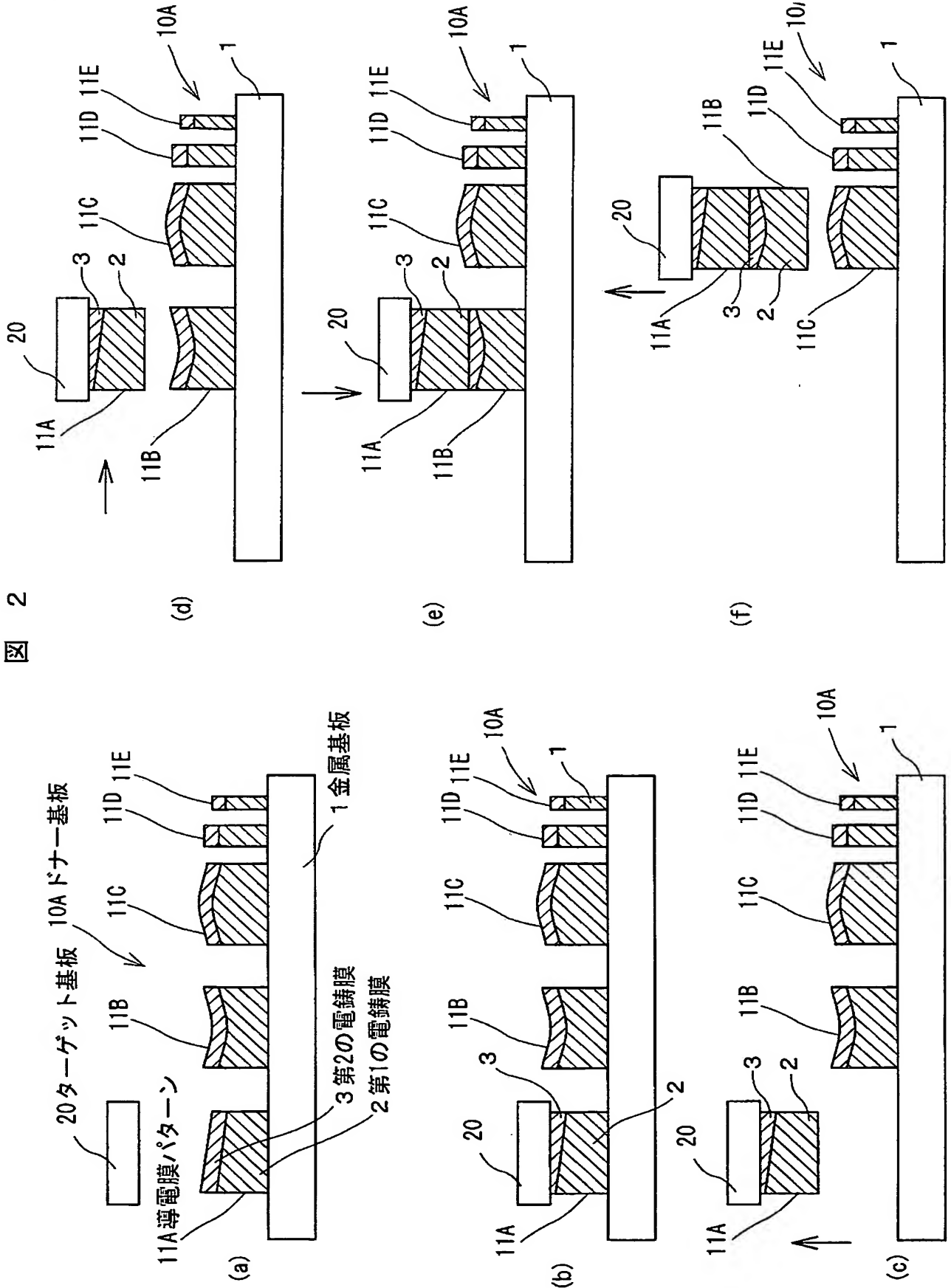
【書類名】 図面  
【図 1】

図 1



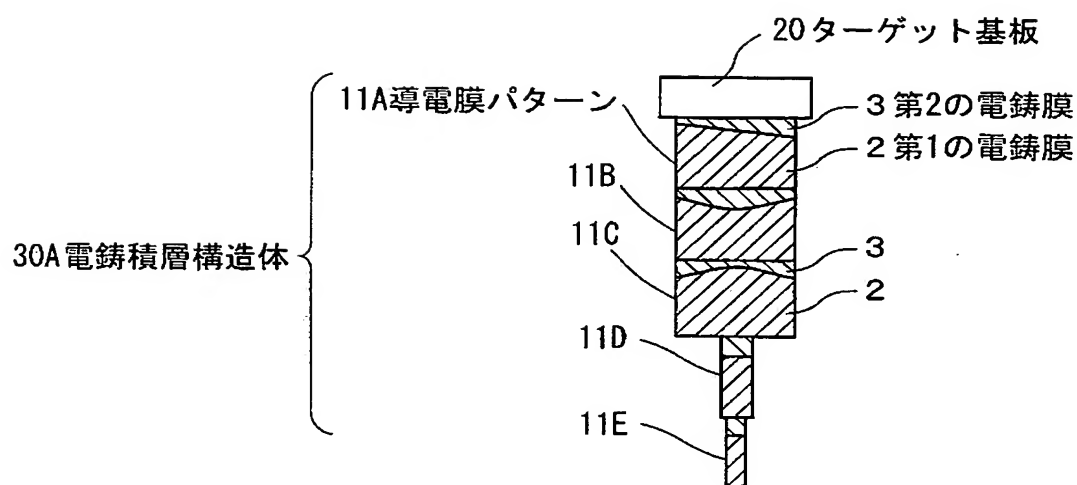
【図2】

図2



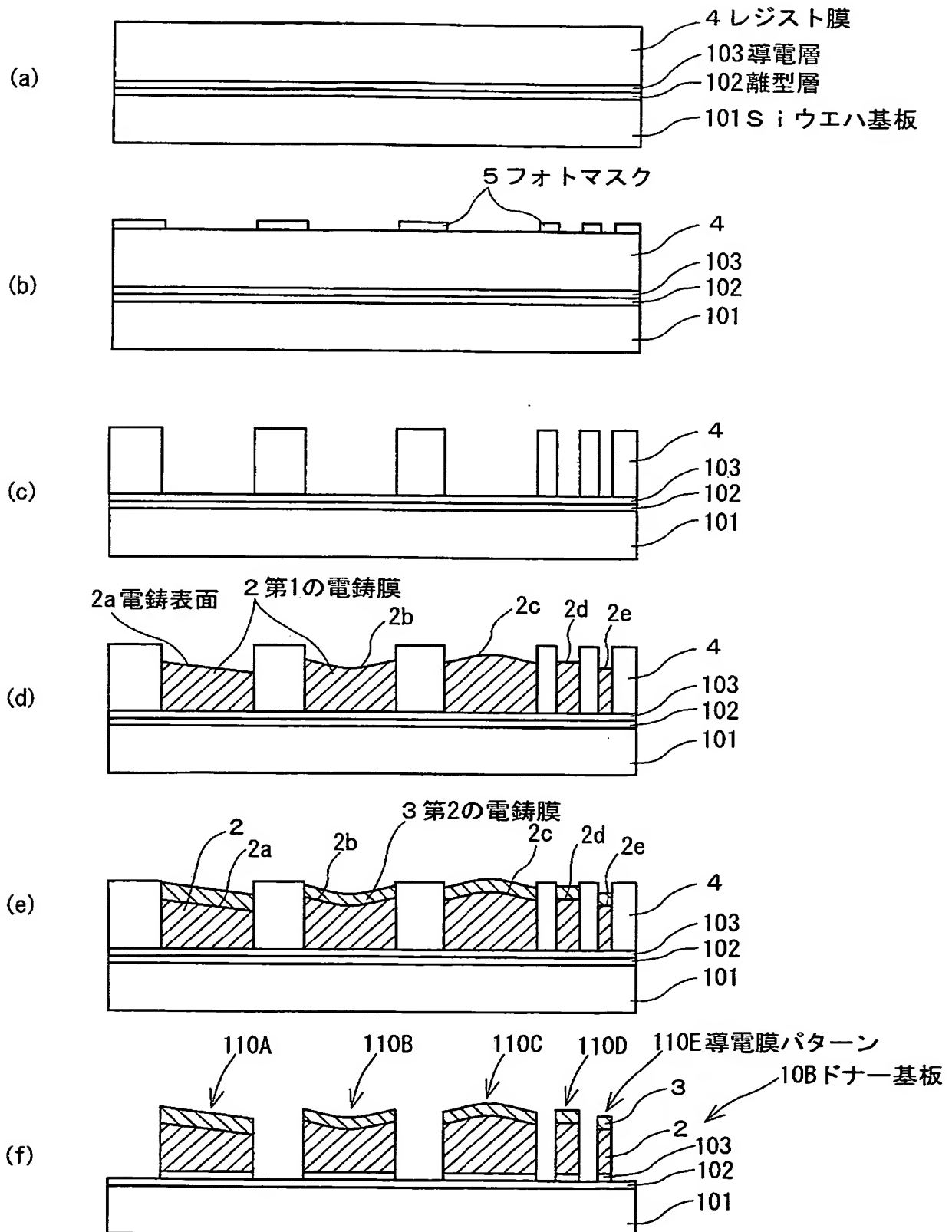
【図 3】

図 3



【図 4】

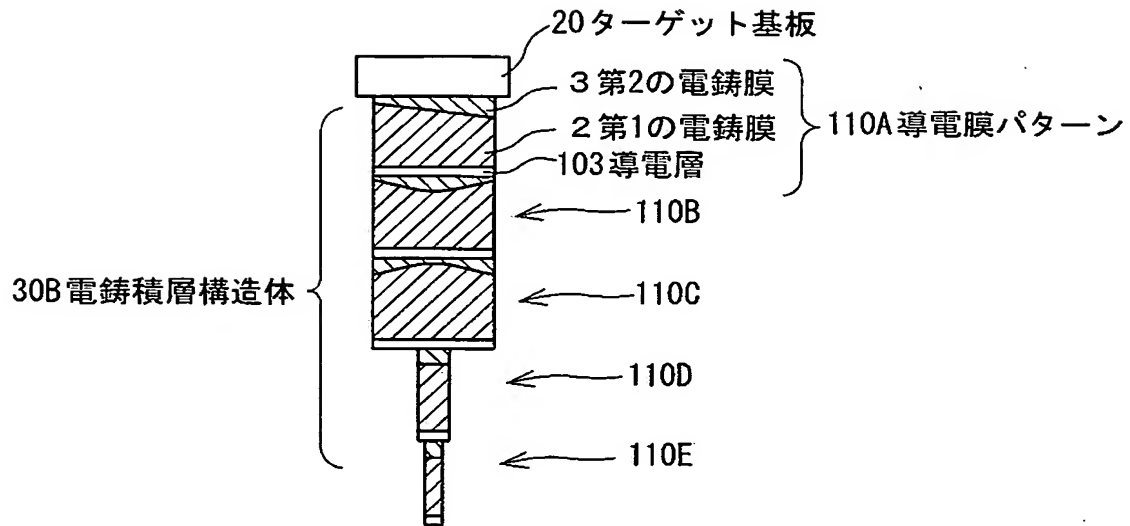
図 4





【図 5】

図 5



【書類名】 要約書

【要約】

【課題】 電鍍によって形成された導電膜の膜厚に差が生じて、積層構造体を精度良く、また、歩留まり良く作製することができる積層構造体、ドナー基板、および積層構造体の製造方法を提供する。

【解決手段】 ドナー基板 1 0 A は、所定のパターンによる第 1 の電鍍膜 2 と、第 1 の電鍍膜 2 上に形成された軟質膜の第 2 の電鍍膜 3 とにより構成された複数の導電膜パターン 1 1 A ～ 1 1 E を有する。ドナー基板 1 0 A とターゲット基板との圧接、離間を繰り返すことにより、ドナー基板 1 0 A 上の各導電膜パターン 1 1 A ～ 1 1 E が順次ターゲット基板上に転写してターゲット基板上に電鍍積層構造体が形成される。

【選択図】 図 1

特願 2 0 0 5 - 1 6 9 5 2 9

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 4 9 6 ]

1. 変更年月日	1 9 9 6 年 5 月 2 9 日
[変更理由]	住所変更
住 所	東京都港区赤坂二丁目 1 7 番 2 2 号
氏 名	富士ゼロックス株式会社